SOA-NSGA: Optimization of CMOS OTAs with Uncertainty-Based Online Adaptive Surrogate

Miguel Augusto Azar[1]

[1] Universidad de Buenos Aires, Buenos Aires, Argentina
mazar@fi.uba.ar

Abstract. The sizing of analog integrated circuits remains a laborious and highly iterative task, especially when multiple conflicting objectives must be satisfied simultaneously. This paper presents SOA-NSGA (Surrogate Online Adaptive NSGA-III), a surrogate-assisted multi-objective optimization framework that extends NSGA-III with an ensemble of multilayer perceptrons (MLPs) trained incrementally during the optimization run. The goal is to reduce the number of physical model evaluations required for sizing two CMOS operational transconductance amplifiers (OTAs) of five and seven transistors respectively. The framework simultaneously optimizes silicon area, dissipated power, and voltage gain (PPA) under six physical design constraints per topology, corresponding to a 180 nm CMOS process. The surrogate activates from approximately generation 15 via an uncertainty criterion based on the ensemble standard deviation. Results show an 81.9% reduction in physical evaluations across both topologies, while simultaneously improving the hypervolume indicator by 42.5% for the OTA 5T and 44.9% for the telescopic OTA 7T, relative to the pure NSGA-III baseline. Post-optimization SHAP analysis provides attribution per design variable and per objective, confirming the physical interpretability of the learned surrogate.

Keywords: surrogate-assisted multi-objective optimization, NSGA-III, CMOS analog design, ensemble learning, SHAP explainability.

Received March 2026; Accepted June 2026; Published September 2026
This work is licensed under a Creative Commons Attribution-NonCommercial-ShareAlike 4.0 International License

SOA-NSGA: Optimización PPA de OTAs CMOS con Surrogate Adaptativo Online Basado en Incertidumbre

Resumen. El dimensionamiento de circuitos integrados analógicos actualmente sigue siendo una tarea laboriosa y altamente iterativa, especialmente cuando se deben satisfacer simultáneamente múltiples objetivos contradictorios. Este trabajo presenta SOA-NSGA (Surrogate Online Adaptive NSGA-III), un marco de optimización multi-objetivo asistido por modelo sustituto que extiende NSGA-III con un ensemble de perceptrones multicapa (MLP) entrenados de forma incremental durante la propia optimización. El objetivo es reducir el número de evaluaciones del modelo físico requeridas para el dimensionamiento de dos amplificadores de transconductancia operacional (OTA) CMOS de cinco y siete transistores, respectivamente. El marco optimiza simultáneamente el área de silicio, la potencia disipada y la ganancia de tensión (PPA) bajo seis restricciones de diseño físico para cada topología, correspondientes a un proceso CMOS de 180 nm. El modelo sustituto se activa aproximadamente a partir de la generación 15 mediante un criterio de incertidumbre basado en la desviación estándar del ensemble. Los resultados muestran una reducción del 81.9% en las evaluaciones físicas en ambas topologías, mejorando simultáneamente el indicador de hipervolumen un 42.5% en el OTA 5T y un 44.9% en el OTA telescópico 7T, respecto al baseline NSGA-III puro. El análisis SHAP post-optimización provee atribución por variable de diseño y por objetivo, confirmando la interpretabilidad física del surrogate aprendido.

Palabras clave: optimización multi-objetivo asistida por modelos sustitutos, NSGA-III, diseño analógico CMOS, aprendizaje conjunto, explicabilidad SHAP.

1 Introducción

El dimensionamiento de circuitos integrados analógicos CMOS es inherentemente un problema de optimización multi-objetivo en donde el área de silicio, la potencia disipada y el rendimiento eléctrico constituyen simultáneamente especificaciones contradictorias en cualquier problema de optimización PPA. Los algoritmos evolutivos multi-objetivo (MOEA), y NSGA-III en particular, ofrecen un marco sistemático para explorar los compromisos del frente de Pareto sin requerir ponderación a priori de los objetivos (Deb & Jain, 2013). Sin embargo, cuando cada candidato requiere una evaluación física completa, el costo computacional escala como $O(N \cdot G \cdot t_{sim})$, donde N es el tamaño de población, G el número de generaciones y t_{sim} el tiempo de una simulación. Este excesivo costo computacional resulta prohibitivo incluso con modelos analíticos de nivel 1. Ademas, la adopción práctica de los MOEA se ve limitada por el alto costo de la simulación de circuitos: cada solución candidata requiere una evaluación SPICE y mas aun, si esta basada en población puede necesitar decenas de miles de estas llamadas.

Los algoritmos evolutivos asistidos por surrogate (SAEAs) abordan esto reemplazando una fracción de las evaluaciones costosas por predicciones de un

modelo rápido (Jin, 2011). Las elecciones de diseño por tanto son la arquitectura del surrogate, la estrategia de adquisición, y si se requieren datos previos antes de comenzar la optimización. La integración de algoritmos evolutivos con técnicas de aprendizaje automático ha demostrado ser una alternativa eficaz para optimizar el diseño de circuitos analógicos, permitiendo exploraciones más eficientes del espacio de diseño (Rashid et al., 2024; Chen et al., 2025). Trabajos recientes demuestran que marcos de optimización asistida por modelos sustitutos (como GNNs o ensembles) pueden reemplazar hasta el 96.5% de las llamadas SPICE manteniendo la fidelidad del frente de Pareto (Cornetta et al., 2025). Sin embargo, ese enfoque conserva la dependencia de un bucle de simulación SPICE para verificaciones de ground truth e introduce complejidad en el flujo de software (requiriendo un preprocesador DSL para la conversión de netlists a representaciones internas/grafos). Otros marcos han empleado redes neuronales profundas (DNNs) en combinación con algoritmos evolutivos para acelerar fases de búsqueda local y el ranking de candidatos, reduciendo el número de simulaciones SPICE (Lberni et al., 2024). Los surrogates basados en Proceso Gaussiano (GP) ofrecen estimaciones de incertidumbre calibradas pero escalan cúbicamente con el tamaño del conjunto de entrenamiento (Lyu et al., 2018).

SOA-NSGA ocupa un punto diferente en este espacio de diseño: un ensemble en línea de MLPs livianos, sin datos previos, ejecutable en hardware de bajo costo, y con explicabilidad SHAP (Lundberg & Lee, 2017; Lundberg et al., 2020) post-hoc por objetivo. Las contribuciones principales de SOA-NSGA son: (1) ensemble MLP online con criterio de incertidumbre basado en la desviación estándar del ensemble, sin requerir evaluaciones previas a la optimización; (2) demostración en dos topologías OTA con dimensionalidad creciente (7 y 10 variables de diseño), mostrando que el ahorro de evaluaciones físicas se mantiene en aproximadamente 82% independientemente de la dimensionalidad del problema; (3) análisis de explicabilidad post-optimización mediante valores SHAP por objetivo, que conectan la importancia de cada variable de diseño con la física conocida del circuito, validando la coherencia física del surrogate aprendido.

2 Formulación del problema

El primer circuito en estudio es el OTA CMOS de cinco transistores (5T), bloque fundamental del procesamiento de señales analógicas. La topología consiste en un par diferencial NMOS (M1–M2) cargado por un espejo de corriente PMOS (M3–M4), con una fuente de corriente de cola (M5). Esta configuración es representativa de los circuitos presentes en filtros, lazos de fase (PLL), conversores analógico-digitales (ADC) e interfaces de sensores en sistemas integrados (SoC). El segundo circuito en estudio es el OTA telescópico de siete transistores (7T), que agrega una etapa cascode NMOS (M4–M5) entre el par diferencial y el espejo de carga PMOS.

Los parámetros tecnológicos corresponden a un proceso CMOS estándar de 180 nm: $K'_n = 170\ \mu A/V^2$, $K'_p = 60\ \mu A/V^2$, $|V_{th}| = 0.5$ V, $\lambda_n = \lambda_p = 0.05\ V^{-1}$ (OTA 5T), $\lambda_n = 0.04\ V^{-1}$, $\lambda_p = 0.05\ V^{-1}$ (OTA 7T), $V_{DD} = 1.8$ V. El comportamiento de los transistores se modela mediante las ecuaciones de Shichman-Hodges de nivel 1, que proveen expresiones analíticas cerradas para la transconductancia (G_m), la resistencia de salida

(R_{out}) y la ganancia de tensión ($A_v = G_m \cdot R_{out}$) sin necesidad de un simulador SPICE externo. El espacio de diseño del OTA 5T comprende siete variables continuas: ancho W y longitud L de cada par de transistores (*W1, L1, W3, L3, W5, L5*) más la corriente de polarización total I_{bias}. El OTA telescópico extiende este espacio a diez variables, incorporando las dimensiones del cascode NMOS (*W4, L4*), las del espejo de carga PMOS (*W6, L6*) y un margen de bias del cascode (V_{bn}).

El problema PPA tri-objetivo se formula como la minimización simultánea de:

f_1 = *Área total de compuertas* [μm^2] = $\Sigma W_i L_i$
f_2 = *Potencia en reposo* [μW] = $V_{DD} \cdot I_{bias}$
$f_3 = -A_v$ *[dB] (maximizar la ganancia equivale a minimizar* f_3*)*

Las seis restricciones de diseño para el OTA 5T son: (1) $G_m \geq 500$ µS, (2) saturación del par diferencial *M1–M2*, (3) saturación del espejo *M3–M4*, (4) $V_{ov} \geq 80$ mV para el par diferencial, (5) $V_{ov} \geq 80$ mV para el espejo de carga, y (6) margen de headroom mínimo de 100 mV. Para el OTA telescópico las restricciones son análogas pero ajustadas a la mayor cantidad de transistores en serie: $V_{ov} \geq 60$ mV y headroom $\geq$ 50 mV, dado que el stack de tensión es más profundo y el margen disponible se distribuye entre más dispositivos. En total son seis restricciones de desigualdad por topología, todas evaluadas siempre sobre el modelo analítico sin aproximación.

La configuración del optimizador utiliza las direcciones de referencia Das-Dennis con p = 15 particiones (Das & Dennis, 1998), lo que produce exactamente $C(17, 15) = 136$ direcciones y determina un tamaño de población $N = 136$, garantizando la máxima cobertura del frente de Pareto tridimensional sin huecos estructurales en la malla de referencia. Se ejecutan 500 generaciones por corrida y 10 semillas independientes por método para reportar estadísticas de media y desviación estándar.

3 Método Propuesto: SOA-NSGA

El surrogate consiste en un ensemble de $M = 3$ MLPs, donde cada MLP tiene una capa de entrada de n neuronas ($n = 7$ para el OTA 5T, $n = 10$ para el OTA 7T), dos capas ocultas de 32 neuronas con activación ReLU, y una capa de salida de 3 neuronas correspondientes a los tres objetivos de optimización. Cada MLP se entrena sobre un remuestreo bootstrap del 85% del buffer acumulado, introduciendo diversidad para la estimación de incertidumbre. La incertidumbre del candidato x_i se estima como la desviación estándar entre modelos normalizada por objetivo. Si supera un umbral $\tau = 0.15$, el candidato se evalúa físicamente; de lo contrario se usa la media del ensemble. Se garantiza un mínimo del 15% de evaluaciones reales por generación para prevenir el colapso del surrogate. El surrogate se re-entrena cada 20 generaciones una vez que el buffer contiene al menos 60 muestras. Las seis restricciones de diseño se evalúan siempre sobre el modelo analítico, independientemente de si los objetivos son predichos por el surrogate o calculados físicamente.

Se comparan tres métodos: (1) NSGA-III puro —sin surrogate, 100% evaluaciones físicas; (2) NSGA-III + BO-GP (Shahriari et al., 2015; Garnett, 2023) — Optimización Bayesiana (BO) con Proceso Gaussiano y kernel Matérn-5/2, inicializado con 200 evaluaciones previas a la optimización mediante Muestreo por

Hipercubo Latino (LHS, del inglés Latin Hypercube Sampling), re-entrenado cada 30 generaciones; (3) SOA-NSGA —ensemble MLP online sin evaluaciones previas a la optimización. El presupuesto total de evaluaciones físicas de BO-GP incluye las 200 muestras iniciales LHS en su conteo, lo que debe tenerse en cuenta al comparar los totales de evaluaciones entre métodos.

4 Resultados

4.1 OTA CMOS 5T

Calidad del Frente de Pareto. La Figura 1 muestra los frentes de Pareto tri-objetivo para la mejor corrida sobre 10 semillas. SOA-NSGA descubre 63 soluciones óptimas abarcando área 0–140 µm², potencia 60–120 µW, ganancia 47.0–48.5 dB. El baseline NSGA-III obtiene solo 24 soluciones concentradas en una banda estrecha del espacio objetivo, mientras que BO-GP alcanza 40 soluciones con diversidad moderada. Los frentes se reportan sin filtrado para reflejar la cobertura real de cada método. En la práctica, un diseñador con restricción de área seleccionaría el subconjunto de soluciones con $A < 15$ µm², que todos los métodos proveen.

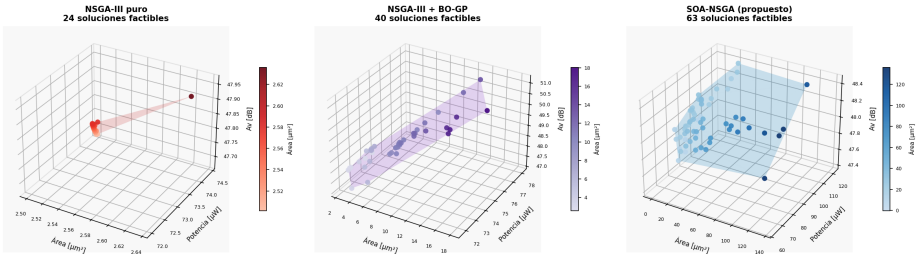


Fig. 1. Frente de Pareto PPA 3D para OTA CMOS 5T. Izquierda: NSGA-III (24 soluciones). Centro: BO-GP (40 soluciones). Derecha: SOA-NSGA (63 soluciones). El color codifica el área [µm²]; la superficie semitransparente es la envolvente convexa del frente.

Convergencia. La Figura 2 muestra la convergencia del indicador de hipervolumen (HVI) sobre 10 semillas. SOA-NSGA alcanza $HVI = 0.302 \pm 0.067 \times 10^6$ —un 42.5% superior al baseline NSGA-III ($0.212 \pm 0.006 \times 10^6$) y un 25.8% superior a BO-GP ($0.240 \pm 0.026 \times 10^6$). En el panel derecho, SOA-NSGA alcanza su asíntota con menos de 12,320 evaluaciones físicas; el baseline requiere 68,000 evaluaciones para llegar a una asíntota inferior. La curva de SOA-NSGA es más pronunciada en la fase inicial (0–5,000 evaluaciones), lo que indica mayor calidad obtenida por evaluación durante el período en que el surrogate está aprendiendo activamente.

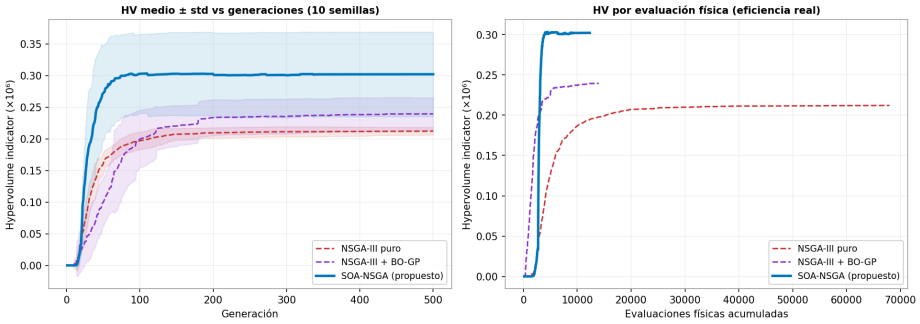


Fig. 2. Convergencia del HVI para OTA 5T (10 semillas, media ± std). Izquierda: HVI vs. generación. Derecha: HVI vs. evaluaciones físicas acumuladas.

Eficiencia de Evaluaciones y Análisis SHAP. La Figura 3 cuantifica la reducción de evaluaciones físicas y la mejora de *HVI*. SOA-NSGA reduce las evaluaciones un 81.9% (vs. 79.1% para BO-GP) mejorando el *HVI* un +42.5% respecto al baseline. BO-GP obtiene solo +12.9% a costo de evaluación comparable —una ventaja de 3.3× para SOA-NSGA en mejora de *HVI* por presupuesto de muestreo similar.

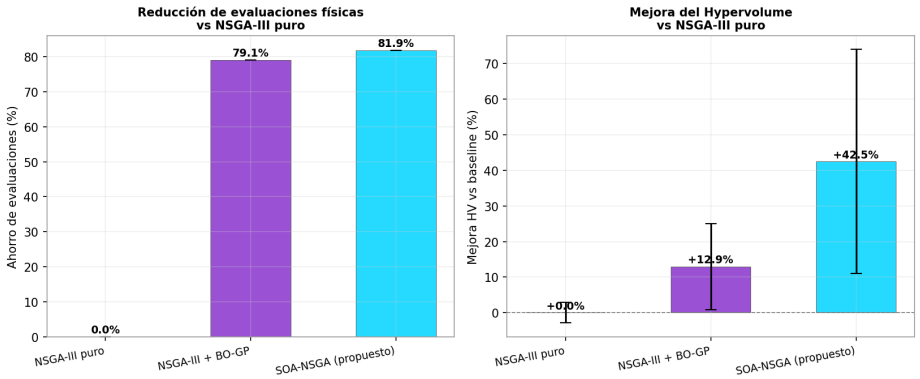


Fig. 3. Eficiencia comparativa para OTA 5T. Izquierda: Reducción de evaluaciones físicas. Derecha: Mejora de HVI (media ± std, 10 semillas).

La Figura 4 muestra los gráficos SHAP beeswarm por objetivo. Área: W_3 y W_1 dominan con valores SHAP positivos para tamaños grandes, consistente con $A = \Sigma W_i L_i$. Potencia: I_{bias} domina exclusivamente, consistente con $P = V_{DD} \cdot I_{bias}$. Ganancia: W_1 e I_{bias} muestran patrones no monótonos que reflejan el acoplamiento $G_m \times R_{out}$ — valores altos de W_1 aumentan G_m pero desplazan el punto de operación, produciendo valores SHAP tanto positivos como negativos. Los tres paneles confirman que el surrogate aprendió representaciones físicamente coherentes.

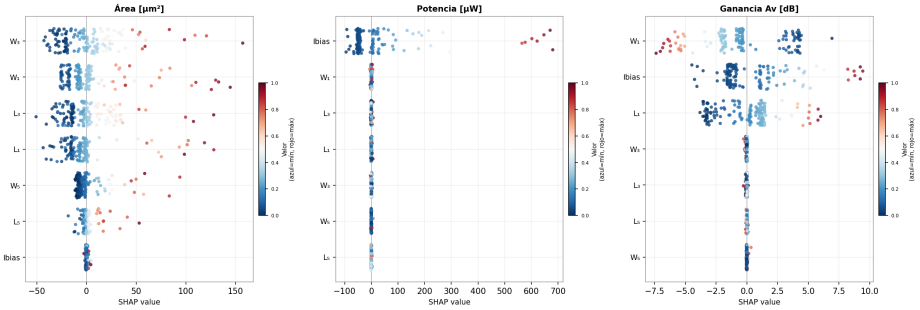


Fig. 4. SHAP beeswarm para OTA 5T (mejor corrida SOA-NSGA). Izquierda: Área —W_3, W_1 dominantes. Centro: Potencia —*Ibias* exclusivamente dominante. Derecha: Ganancia —W_1, *Ibias* con patrón no monótono. Azul = valor mínimo de variable, rojo = máximo.

4.2 OTA Telescópico 7T

Calidad del Frente de Pareto. La Figura 5 muestra los frentes de Pareto para el OTA telescópico 7T. El baseline NSGA-III (64 soluciones) converge a una banda comprimida con dispersión de ganancia prácticamente nula (inútil como compromiso de diseño). BO-GP (53 soluciones) logra mayor cobertura pero incluye varias soluciones con área > 200 µm² que son artefactos de errores de predicción del GP en el espacio de 10 dimensiones. SOA-NSGA (62 soluciones) provee cobertura densa y bien distribuida en la región de área baja y potencia moderada.

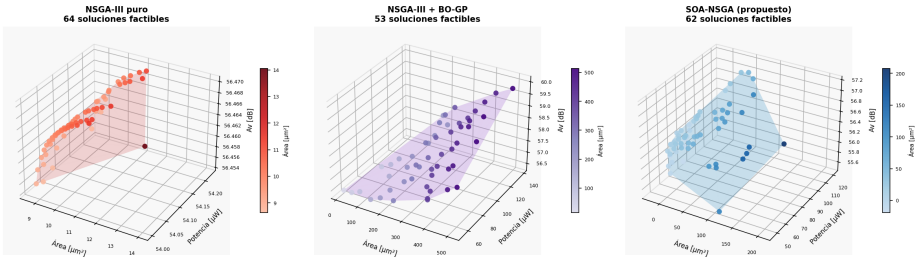


Fig. 5. Frente de Pareto PPA 3D para OTA Telescópico 7T. Izquierda: NSGA-III (64 soluciones, comprimido). Centro: BO-GP (53 soluciones). Derecha: SOA-NSGA (62 soluciones).

Convergencia. La Figura 6 muestra la convergencia del *HVI*. SOA-NSGA alcanza $HVI = 1.594 \pm 0.366 \times 10^6$, una mejora del +44.9% sobre el baseline ($1.100 \pm 0.105 \times 10^6$). BO-GP obtiene $HVI = 1.072 \pm 0.156 \times 10^6$ — un 2.5% por debajo del baseline — demostrando que el surrogate *GP* con 200 muestras de inicialización es insuficiente para una guía confiable en un espacio de 10 dimensiones.

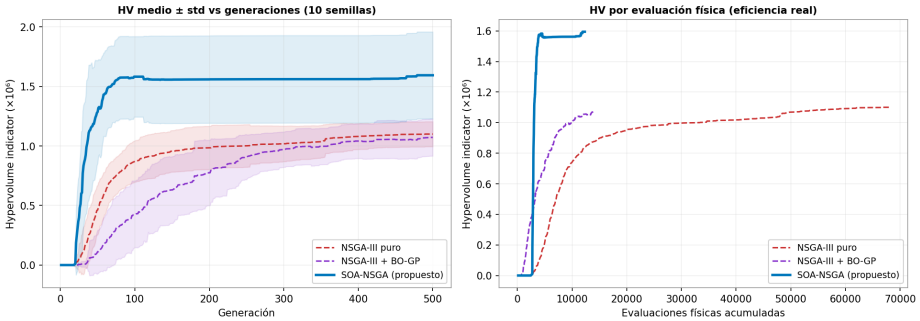


Fig. 6. Convergencia del *HVI* para OTA Telescópico 7T (10 semillas, media ± std). Izquierda: *HVI* vs. generación. Derecha: *HVI* vs. evaluaciones físicas acumuladas.

Análisis SHAP del telescópico. La Figura 7 muestra los resultados SHAP para el OTA 7T. L_1 y W_1 dominan el área, consistente con el término $2W_1L_1$ en la expresión del área. W_4 aparece en tercer lugar, confirmando que los transistores cascode son el segundo contribuyente de área en esta topología. I_{bias} domina la potencia en forma exclusiva, idéntico al OTA 5T. Para la ganancia, W_1 y L_1 dominan por encima de I_{bias} —diferencia respecto al 5T explicada por la mayor resistencia de salida del cascode telescópico, que desplaza la sensibilidad hacia las dimensiones del par diferencial. Notablemente, el parámetro V_{bn} muestra valores SHAP cercanos a cero en los tres objetivos, sugiriendo que podría fijarse para reducir el espacio de búsqueda a 9 variables.

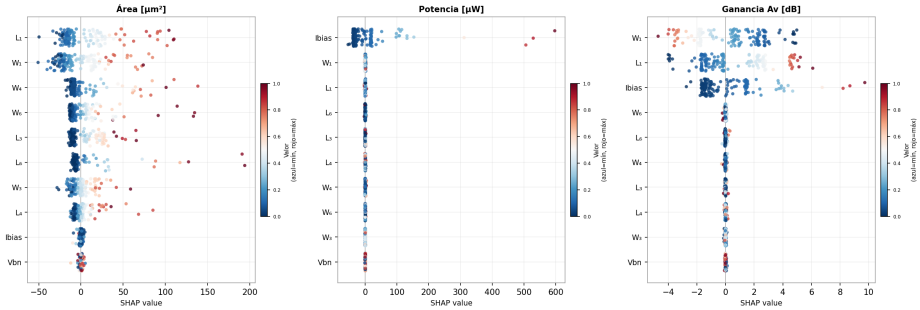


Fig. 7. SHAP beeswarm para OTA Telescópico 7T. Izquierda: Área —L_1, W_1, W_4 dominantes. Centro: Potencia —I_{bias} exclusivamente dominante. Derecha: Ganancia —W_1, L_1 con V_{bn} cercano a cero.

5 Análisis de Escalabilidad

La Figura 8 es el resultado central de escalabilidad. El panel izquierdo muestra que tanto BO-GP (79%) como SOA-NSGA (82%) logran ahorros de evaluaciones idénticos en ambas topologías, confirmando que el ahorro de evaluaciones es robusto frente al incremento de dimensionalidad. El panel derecho revela la diferencia crítica: la mejora de *HVI* de BO-GP cae de +13% (5T) a −2.5% (7T) al aumentar la

dimensionalidad, mientras que la mejora de SOA-NSGA crece de +42.5% a +44.9%. El cruce de BO-GP hacia valores negativos es la manifestación directa de la maldición de la dimensionalidad del GP: 200 muestras *LHS* son suficientes para cubrir un espacio de 7 dimensiones pero insuficientes para 10. SOA-NSGA evita este colapso porque aprende en línea a partir de evaluaciones que ya están guiadas por la presión selectiva de NSGA-III hacia regiones factibles y de alta calidad.

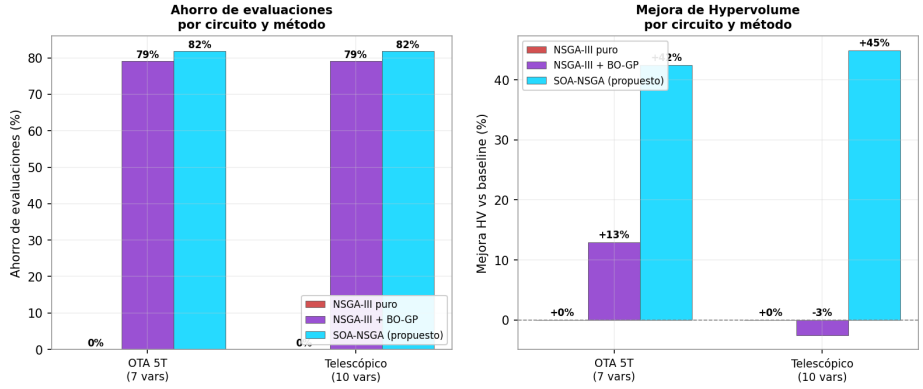


Fig. 8. Escalabilidad de SOA-NSGA. Izquierda: Ahorro de evaluaciones por circuito y método. Derecha: Mejora de HVI vs. baseline por circuito y método.

6 Resumen Cuantitativo

Las Tablas 1 y 2 consolidan los resultados estadísticos sobre 10 semillas independientes para el OTA 5T y el OTA telescópico 7T respectivamente. La columna *HVI* reporta el indicador de hipervolumen medio y su desviación estándar — los valores no son comparables entre topologías porque cada una utiliza un punto de referencia distinto calibrado al rango de objetivos de cada circuito: para el OTA 5T el punto de referencia es (A = 20 µm², P = 300 µW, $-A_v$ = 5 dB) y para el OTA 7T es (A = 30 µm², P = 800 µW, $-A_v$ = 5 dB). La columna Evals indica el número medio de evaluaciones físicas del modelo analítico acumuladas en 500 generaciones. La columna Ahorro expresa la reducción porcentual de evaluaciones físicas respecto al baseline NSGA-III puro. La columna ΔHVI expresa la mejora porcentual del *HVI* medio respecto al mismo baseline. La columna Pareto indica el número medio de soluciones no dominadas y físicamente factibles al final de la optimización, es decir soluciones que satisfacen simultáneamente las seis restricciones de diseño y pertenecen al frente de Pareto aproximado. Finalmente, la columna t(s) indica el tiempo de ejecución medio por corrida individual en hardware CPU.

Tabla 1. Resultados estadísticos sobre 10 semillas independientes —OTA CMOS 5T (7 variables de diseño). Ahorro y ΔHVI calculados respecto al baseline NSGA-III puro.

Método	HVI ($\times 10^6$) media±std	Evals	Ahorro	ΔHVI	Pareto	t(s)
NSGA-III puro	0.212±0.006	68,000	0.0%	0.0%	18.7	**9.5**
NSGA-III + BO-GP	0.240±0.026	14,200	79.1%	12.9%	26.3	106.7
SOA-NSGA (propuesto)	0.302±0.067	**12,320**	**81.9%**	**42.5%**	**51.7**	12.9

Tabla 2. Resultados estadísticos sobre 10 semillas independientes —OTA Telescópico 7T (10 variables de diseño). Ahorro y ΔHVI calculados respecto al baseline NSGA-III puro.

Método	HVI ($\times 10^6$) media±std	Evals	Ahorro	ΔHVI	Pareto	t(s)
NSGA-III puro	1.100±0.105	68,000	0.0%	0.0%	33.2	**9.4**
NSGA-III + BO-GP	1.072±0.156	14,200	79.1%	-2.5%	23.7	86.7
SOA-NSGA (propuesto)	1.594±0.366	**12,320**	**81.9%**	**44.9%**	**44.0**	13.5

Respecto al tiempo de ejecución, SOA-NSGA requiere 12.9 s/corrida en el OTA 5T y 13.5 s/corrida en el 7T, frente a 106.7 s y 86.7 s de BO-GP respectivamente. Esto representa una ventaja de aproximadamente 8× en velocidad de cómputo con mejor calidad de soluciones en ambos casos. El tiempo prácticamente idéntico de SOA-NSGA entre ambas topologías (12.9 s vs 13.5 s) refleja que el costo computacional del ensemble MLP escala de forma casi lineal con el número de variables, a diferencia del GP cuyo costo de re-entrenamiento es $O(N^3)$ respecto al tamaño del buffer.

Respecto al número de soluciones Pareto, SOA-NSGA obtiene en promedio 51.7 soluciones factibles en el OTA 5T y 44.0 en el 7T, frente a 18.7 y 33.2 del baseline respectivamente. Esta mayor densidad del frente refleja la capacidad del surrogate de guiar la búsqueda hacia regiones del espacio de diseño con alta densidad de soluciones factibles, en lugar de explorar aleatoriamente como hace el baseline puro.

7 Discusión

El surrogate online no requiere datos previos pero paga un costo de bootstrapping de aproximadamente 2,040 evaluaciones físicas (15 generaciones × 136 individuos) antes de la activación — alrededor del 3% del presupuesto del baseline. Este costo se amortiza rápidamente porque el ensemble, una vez activo, mantiene el crecimiento del *HVI* con solo el 15% de las evaluaciones por generación.

La mayor desviación estándar de SOA-NSGA respecto al baseline refleja la sensibilidad del surrogate a la semilla durante la fase de bootstrapping, antes de la generación 15. Una vez activo el ensemble, la exploración guiada por incertidumbre

produce frentes de mayor diversidad pero con mayor variabilidad entre corridas. Esta varianza es el costo natural de una exploración más amplia del espacio de Pareto.

El −2.5% de *HVI* en BO-GP para el 7T refleja el presupuesto de inicialización insuficiente para un espacio de 10 dimensiones, no una limitación intrínseca del GP. Incrementar la inicialización *LHS* a 500 muestras probablemente recuperaría rendimiento competitivo para BO-GP, pero a un costo inicial mayor que el total acumulado por SOA-NSGA en esa topología.

Todos los resultados utilizan el modelo de transistor Shichman-Hodges de nivel 1. La integración con ngspice reemplazaría el modelo analítico sin modificar la arquitectura del surrogate ni la configuración de NSGA-III. Dado un tiempo típico de evaluación ngspice de 0.5–2 s por OTA, la reducción del 81.9% en evaluaciones se traduce en una reducción estimada del tiempo de cómputo de 9–19 horas (baseline) a 1.7–3.4 horas (SOA-NSGA) por topología.

8 Conclusiones

SOA-NSGA combina NSGA-III con direcciones de referencia Das-Dennis, un ensemble online de MLPs entrenado incrementalmente durante la búsqueda, y atribución SHAP post-hoc por objetivo. En dos topologías OTA CMOS —par diferencial 5T (7 variables) y cascode telescópico 7T (10 variables)— el método reduce consistentemente las evaluaciones físicas en ~82% mejorando el indicador de hipervolumen entre un 42 y un 45% respecto a NSGA-III puro, y supera al baseline GP con una ventaja que crece con la dimensionalidad. El análisis SHAP confirma que el surrogate aprendió representaciones físicamente coherentes de los tres objetivos. El trabajo futuro incluirá integración con ngspice para mayor fidelidad de evaluación, extensión a topologías OTA de dos etapas, y evaluación de si la selección de variables guiada por SHAP puede reducir la dimensionalidad efectiva del espacio de búsqueda.

References

Chen, Y. Y., & Fang, S. Y. (2025). Optimizing analog circuit design through a machine learning-assisted evolutionary algorithm. *Electronics Letters, 61*(1), Article e70331. https://doi.org/10.1049/ell2.70331

Cornetta, G., Touhafi, A., Contreras, J., & Zaragoza, A. (2025). Multi-fidelity surrogate models for accelerated multi-objective analog circuit design and optimization. *Electronics, 15*(1), Article 105. https://doi.org/10.3390/electronics15010105

Das, I., & Dennis, J. E. (1998). Normal-boundary intersection: A new method for generating the Pareto surface in nonlinear multicriteria optimization problems. *SIAM Journal on Optimization, 8*(3), 631–657. https://doi.org/10.1137/S1052623496307510

Deb, K., & Jain, H. (2014). An evolutionary many-objective optimization algorithm using reference-point-based nondominated sorting approach, part I: Solving problems with box constraints. *IEEE Transactions on Evolutionary Computation, 18*(4), 577–601. https://doi.org/10.1109/TEVC.2013.2281535

Garnett, R. (2023). *Bayesian optimization*. Cambridge University Press. https://doi.org/10.1017/9781108348973

Jin, Y. (2011). Surrogate-assisted evolutionary computation: Recent advances and future challenges. *Swarm and Evolutionary Computation, 1*(2), 61–70. https://doi.org/10.1016/j.swevo.2011.05.001

Lberni, A., Marktani, M. A., Ahaitouf, A., & Ahaitouf, A. (2024). Analog circuit sizing based on evolutionary algorithms and deep learning. *Expert Systems with Applications, 237*, Article 121480. https://doi.org/10.1016/j.eswa.2023.121480

Lundberg, S. M., & Lee, S.-I. (2017). A unified approach to interpreting model predictions. *Advances in Neural Information Processing Systems, 30*. https://proceedings.neurips.cc/paper/2017/hash/8a20a8621978632d76c43dfd28b67767-Abstract.html

Lundberg, S. M., Erion, G., Chen, H., DeGrave, A., Prutkin, J. M., Nair, B., Katz, R., Himmelfarb, J., Bansal, N., & Lee, S.-I. (2020). From local explanations to global understanding with explainable AI for trees. *Nature Machine Intelligence, 2*(1), 56–67. https://doi.org/10.1038/s42256-019-0138-9

Rashid, R., Krishna, K., George, C., & Nambath, N. (2024). Machine learning driven global optimisation framework for analog circuit design. *Microelectronics Journal, 151*, Article 106362. https://doi.org/10.1016/j.mejo.2024.106362

Shahriari, B., Swersky, K., Wang, Z., Adams, R. P., & de Freitas, N. (2016). Taking the human out of the loop: A review of Bayesian optimization. *Proceedings of the IEEE, 104*(1), 148–175. https://doi.org/10.1109/JPROC.2015.2494218